



Ръководство за провеждане на лабораторно упражнение

Дисциплина:
Цифрова схемотехника

Тема на упражнението:

**Изследване на логически елементи,
реализиращи основни логически функции**
с анимирани схеми, създадени с компютърната програма за моделиране и
анализ на електронни схеми PROTEUS VSM Professional Demonstration

1.Цел на упражнението.

Изследват и усвояване електрическите характеристики и таблиците на истинност на логически елементи (ЛЕ), реализиращи основните логически функции И, И-НЕ, ИЛИ, ИЛИ-НЕ, НЕ, изключващо ИЛИ.

Запознаване на студентите с възможностите на компютърната програма за моделиране и анализ на електронни схеми **PROTEUS VSM Professional Demonstration**

2. Измервателна постановка.

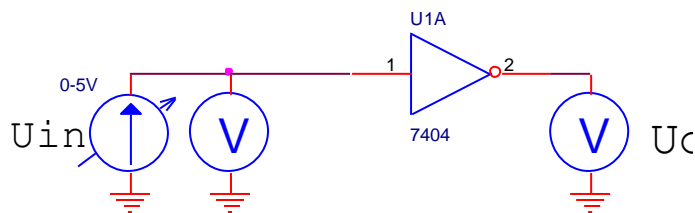
За изпълнение на задача 3.1 се използват елементи на универсален лабораторен макет, осъществен според принципната електрическа схема от Приложение 6.3 и цифрови волтметри.

За изпълнение на останалите задачи се използва персонален компютър с инсталирана програма **Proteus 5.2 Demonstration**.

3. Задачи за изпълнение.

3.1. Да се снее и изследва предавателната (входно - изходна) характеристика на логически елемент.

- Да се реализира схемата от фиг.1. За целта да се използва един от трите инвертора и източника на постоянно регулируемо напрежение 0÷5 V от универсалния лабораторен макет.



Фиг. 1

- Да се задават различни стойности на входното напрежение U_{in} и отчитат съответните стойности на изходното напрежение U_{out}.
- Резултатите да се нанесат в таблица от вида:

U _{in}	V	0	0,5	1	1,1	1,2	1,3	1,4	1,5	2	3	4	5	5,5
U _{out}	V													

- Да се начертае предавателната характеристика U_{out}=f(U_{in})

3.2. Запознаване с възможностите на компютърната програма за моделиране и анализ на електронни схеми **PROTEUS**. (Прочетете Приложение 6.1.).

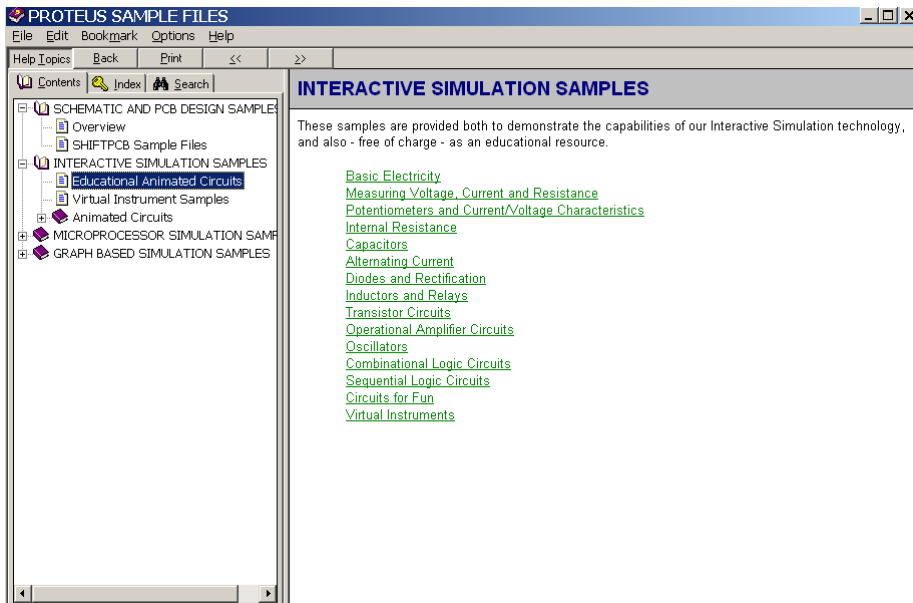
3.3. Изучаване на проекта за изследване на логически елементи **Combinational Logic Circuits**.

- Стартиране на програмата:

Start > All Programs > Proteus 5.2 Demonstartion > SampleDesigns>

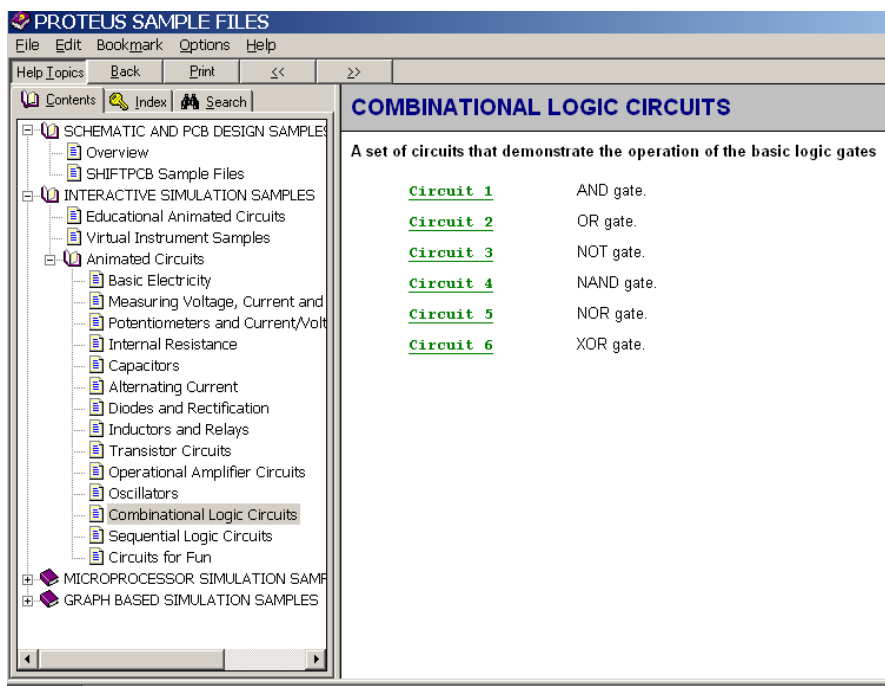
- От менюто в лявата част прозореца, показан на фиг.2, се избира:

INTERACTIVE SIMULATION SAMPLS > Educational Animated Circuits, а от менюто в дясната част Combinational Logic Circuits



фиг.2.

Зарежда се готов проект за симулация на 6 електронни схеми. Прозорецът е като показания на фиг.3.



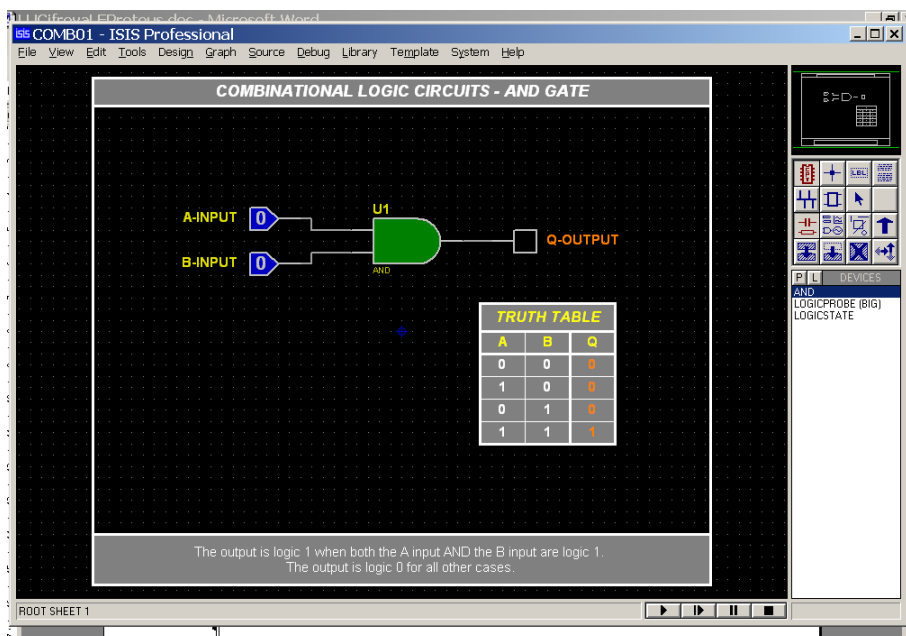
Фиг. 3

3.4. Изследване на логически елемент, реализиращ основната логическа функция И (AND)

- От менюто в дясната част прозореца, показан на фиг.3, се избира:

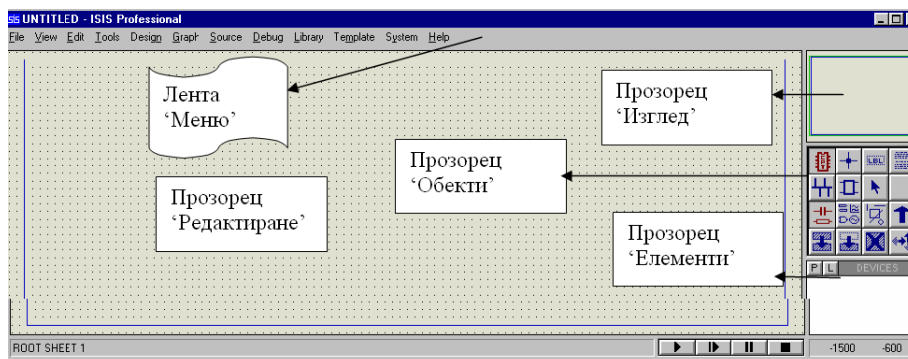
Circuit 1 AND gate.

Зарежда се готов проект за симулация работата на логически елемент, реализиращ основната логическа функция И (AND). Прозорецът е като показания на фиг.4.



Фиг.4

Основният прозорец на PROTEUS има вида показан на фиг.5. Както повечето Windows приложения, той включва: линия с менюта - ивица с бутони, а също и ред на състоянието с бутони за старт и стоп за анимирана симулация на схемата.



фиг.5.

Освен централния голям прозорец на проекта **Редактиране**, има още 3 по-малки прозореца в дясно – **Изглед**, **Обекти** и **Елементи**.

В прозорец **Редактиране** се създава схемата на проекта. С натискане на символа **L** от прозорец **Елементи** в прозорец **Редактиране** се появява списък на наличните библиотеки с елементи **Menage Libraries**, а с натискане на символа **P** – прозорецът **Pick Device**, списък на всички елементи, включени в тази библиотека. В

полето **Обекти** се изписват всички елементи, включени в избраната библиотека. Тези, които ще се използват трябва да се изберат с двукратно кликане на левия бутон на мишката върху тях. Списъкът от избраните елементи се изписва в прозорец **Елементи** и става достъпен за използване при създаване на електронната схема.

В прозорец **Редактиране** могат да се извършват следните операции с елементите:

✓ **Избор на елемент** - С десен бутон на мишката се кликва върху него. Елементът се засветява.

✓ **Разполагане на елемент** -От прозорец **Елементи** се избира необходимия елемент (кликване с ляв бутон). Елементът се засветява. В чертожното поле на прозорец **Редактиране** разполагате елемента с кликане с ляв бутон на желаното място. Колкото пъти се кликне, толкова пъти се разполага елемента.

✓ **Изтриване на елемент** - С десен бутон на мишката се кликва двукратно върху елемента.

✓ **Промяна параметрите на елемент** - Избира се елемента (засветява се). Кликва се с ляв бутон на мишката върху параметъра, който трябва да се промени. Появява се прозорец, в който се правят съответните промени.

✓ **Опроводяването** на схемата е изключително лесно – с маркера се указва мястото на началото на връзката. Появява се кръстче на място, където е възможно да има точка. С ляв бутон се задава тази точка, премества се на новото място за връзка и отново се натиска ляв бутон на мишката. Повтаря се докато е необходимо. За завършване на процеса се натиска десен бутон.

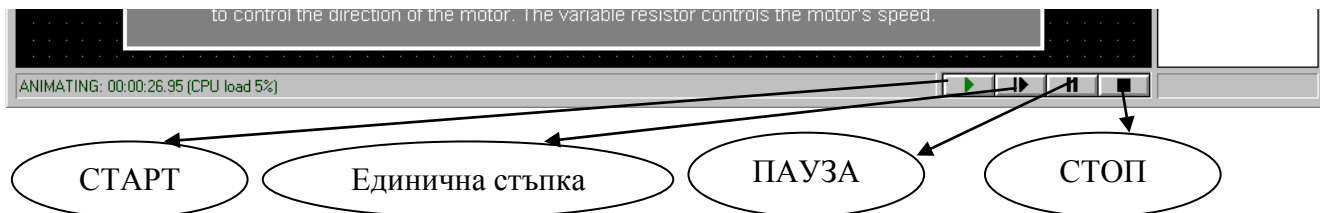
Движението в прозорец Редактиране става лесно с използването на прозореца **Изглед**. През цялото време на създаване и симулиране на електронния проект, в прозорец **Изглед** се наблюдава умален, мащабиран план на схемното решение. С кликане с ляв бутон в това поле, реалното чертожно поле се мести – т.е. може да се чертае в различни части от прозореца.

F6 – увеличава полето около курсора,

F7 – намалява полето около курсора,

F8 – показва целия проекта на екрана.

На фиг.6 е показан реда за състоянието от долния десен ъгъл на проекта. С бутоните му **старт**, **единична стъпка**, **пауза** и **стоп** се осъществява анимираната симулация на схемата.



фиг.6.

Ако в процеса на разглеждане и симулация на схемата се появят по грешка нежелани елементи и връзки, те трябва да се изтрият или да се стартира отново проекта, като се излиза без да се запомнят промените.

Натиска се бутона **СТАРТ** от линията на състоянията. Докато симулацията работи, могат да се превключват входните сигнали **A-INPUT** и **B-INPUT** и да се наблюдава изходния **Q-OUTPUT**. Червеното квадратче на извода означава, че сигналът е в състояние единица, а синьото – в състояние нула. Задават се четирите комбинации на входните сигнали. Резултатите се попълват в таблица, наричана таблица на истинност, **TRUTH TABLE**, като тази на проекта.

3.5. Изследване на логически елемент, реализиращ основната логическа функция **ИЛИ (OR)**

- От менюто в дясната част прозореца, показан на фиг.3, се избира:

Circuit 2 OR gate.

3.6 Изследване на логически елемент, реализиращ основната логическа функция **НЕ (NOT)**

- От менюто в дясната част прозореца, показан на фиг.3, се избира:

Circuit 3 NOT gate.

3.7. Изследване на логически елемент, реализиращ основната логическа функция **И- НЕ (NAND)**

- От менюто в дясната част прозореца, показан на фиг.3, се избира:

Circuit 4 NAND gate.

3.8. Изследване на логически елемент, реализиращ основната логическа функция **ИЛИ- НЕ (NOR)**

- От менюто в дясната част прозореца, показан на фиг.3, се избира:

Circuit 5 NOR gate.

3.9. Изследване на логически елемент, реализиращ основната логическа функция **изключващо ИЛИ или СУМА ПО МОДУЛ2 (XOR)**

- От менюто в дясната част прозореца, показан на фиг.3, се избира:

Circuit 6 XOR gate.

4. Въпроси за самостоятелна работа въщи.

4.1. За всички логически елементи, реализиращи основните логически функции И, И-НЕ, ИЛИ, ИЛИ-НЕ, НЕ, изключващо ИЛИ да се напишат и начертаят:

- Всички видове графични означения.
- Българското и английското наименование на функцията.
- Функционалния израз.
- Таблица на истинност.
- Времедиаграма, илюстрираща таблицата на истинност.

4.2. Да се разучат от справочници цифрови ТТЛ и CMOS интегрални схеми, които съдържат логически елементи, реализиращи основните логически функции И, И-НЕ, ИЛИ, ИЛИ-НЕ, НЕ, изключващо ИЛИ. Резултатите да се нанесат в таблица от вида:

Логическа функция	Тип на интегралната схема	Брой ЛЕ в схемата
И		
ИЛИ		
НЕ		
И-НЕ		
ИЛИ-НЕ		
изключващо ИЛИ		

5. Съдържание на протокола.

Резултатите от изпълнението на т.3 и т.4.

6. Приложения

6.1. Компютърна програма за моделиране и анализ на електронни схеми **PROTEUS VSM Professional Demonstration** – общо описание на програмата.

6.2. ЛЕ. Основни електрически характеристики и логически функции - теоретична постановка.

6.3. Принципна електрическа схема на универсалния лабораторен макет.

6.4. Лицев панел на лабораторния макет.

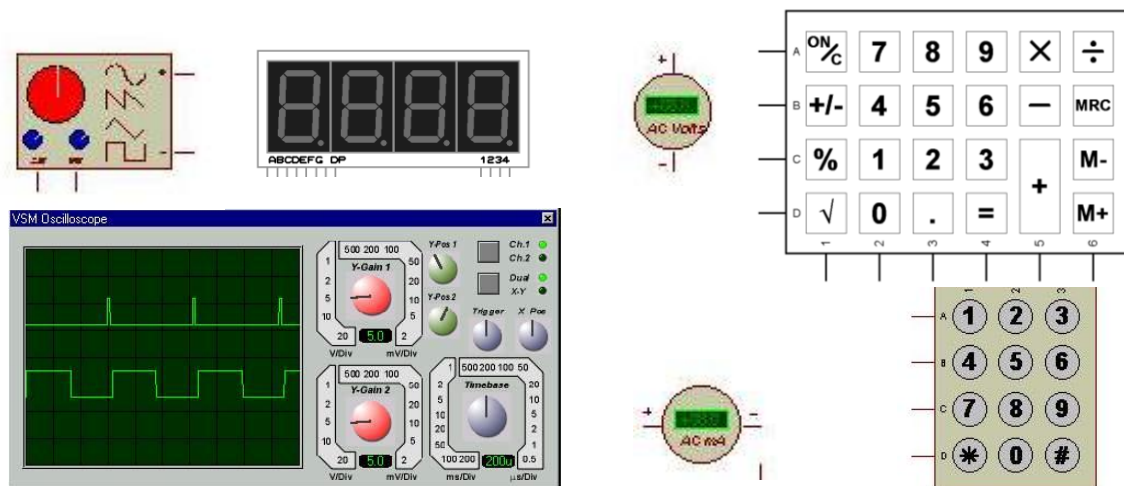
6.5. Справочници за цифрови интегрални схеми.

Приложение 6.1

Компютърна програма за моделиране и анализ на електронни схеми **PROTEUS VSM Professional Demonstration**.

Програмният продукт Proteus на фирмата Labcenter Electronics е професионално ориентирана среда за разработка на електронни проекти, обхващащ всички технологични етапи - изчертаване на принципната електрическа схема, временен и честотен анализ на схемата и проектиране на печатната платка. Програмата е предназначена основно за автоматизирано проектиране на електронни системи с микроконтролери. Тя предоставя възможност за разработка и настройка на програмното осигуряване без да е необходим физически модел на системата. Симулира се работата на цялата система - микропроцесора и периферните устройства.

Пакетът за изчертаване на схемно решение и за симулация на електронната схема (ISIS) работи с библиотеки от графични означения, образи и модели за над 4000 от обичайните електронни елементи като резистори, кондензатори, транзистори, интегрални схеми и други. Освен тях програмата използва и други анимирани интерактивни виртуални обекти като функционален генератор, волтметър и амперметър, осцилоскоп, логически анализатор, клавиатури и превключватели, които онагледяват действието на системата и предоставят възможност за диалог с потребителя. На фиг.1 е показано как изглеждат някои от тези обекти.



фиг.1

При натискане например на определено копче на функционалния генератор може да се промени честотата на входния

сигнал и веднага да се види върху екрана на осцилоскопа промяната на изходните сигнали на изследваната схема.

Програмата предоставя екранна графика – диаграмите се включват директно в проекта като всички други обекти. Възможно е задаване на графично основани анализи – преходен, честотен, шумов, изкривявания, АС и DC разбивки и Фурие трансформации. Напълно е съвместима със SPICE моделите на електронните елементи, които могат да се открият в Интернет. Създадени са модели за симулиране работата на едночиповите микроконтролери PIC, 8051 и HC11 и на периферни модули като универсална матрична клавиатура, LED и LCD дисплей, виртуален RS232 терминал. Предоставени са инструменти за създаване на собствени модели.

Пакетът за чертане и симулации няма ограничение по отношение на големината на принципната електрическа схема /броя на изводите на схемата/ и големината на програмата. Това, както и скоростта на симулациите, зависи по скоро от мощността на компютъра, с който се работи.

Пакетът за проектиране на печатната платка(ARES), ползва данните, създадени при изчертаване на принципната схема и позволява проекта да придобие физически образ. Достъпен е в 5 нива, предлагащи различни възможности на конструктора. С него може да се проектира 16 слойна печатна платка при 10 nm разрешаваща способност и пълен физически и електрически контрол на проводящите шини, завъртане на компонентите и чертане на шините под всякакъв ъгъл. Библиотеката на този модул съдържа над 6000 обекта. Възможно е автоматично и ръчно подреждане на елементите и автоматично и ръчно изчертаване на шините.

Програмата предлага и няколко "филми", с които се демонстрират възможностите и - чертане на схема, анализ и чертане на печатна платка. Тези "филми", с продължителност 5-10 минути, не илюстрират всяка характеристика на програмата, но дават идея какво и как може да се направи с нея.

Достъпни са и много примерни проекти, чието разглеждане е изключително полезно за усвояване на симулативния подход.

Демонстрационната версия има ограничения по отношение на библиотеките и възможността за ползването на примерните проекти. Но цялата помощна информация е достъпна за задълбочено запознаване със системата, може и да се разпечатва. За повече информация са посочени електронен адрес и Интернет страница на авторите на програмата:

Email: info@labcenter.co.uk,

Web: <http://www.labcenter.co.uk>.